

Patent Abstracts of Japan

PUBLICATION NUMBER : 09138421
PUBLICATION DATE : 27-05-97

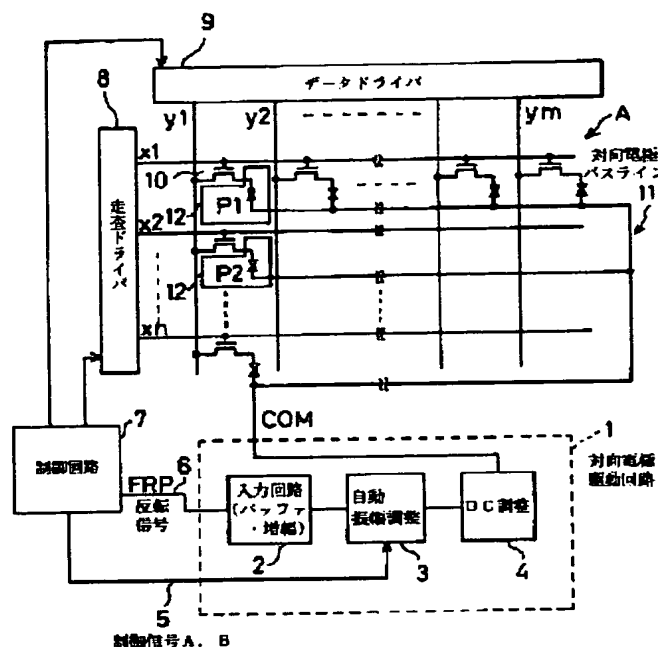
APPLICATION DATE : 13-11-95
APPLICATION NUMBER : 07293966

APPLICANT : SHARP CORP;

INVENTOR : YONEDA YUTAKA;

INT.CL. : G02F 1/136 G02F 1/133 G09G 3/36

TITLE : ACTIVE MATRIX LIQUID CRYSTAL
IMAGE DISPLAY DEVICE



ABSTRACT : PROBLEM TO BE SOLVED: To reduce a data driver area and a cost, to improve contrast picture quality and a numerical aperture and to prevent a liquid crystal from returning from bend orientation to initial spray orientation.

SOLUTION: Data signal wiring y1-ym and scan signal wiring xi-xn are arranged in matrix. In crossing points of these wiring, source electrodes of pixel transistors 10 to the data signal wiring, and the gate electrodes of the transistors 10 to the scan signal wiring are connected respectively. A pixel electrode of a pixel 12 is connected to the drain electrode of the transistor 10, and the pixel 12 contains a liquid crystal part between the pixel electrode and a counter electrode. A common signal is supplied to the counter electrode from a counter electrode drive circuit 1 commonly, and the drive circuit 1 supplies the common signal imparted to the counter electrode by varying its voltage at least by a binary or above in the period affecting no image, and makes respective scan signals active simultaneously in the period.

COPYRIGHT: (C)1997,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-138421

(43) 公開日 平成9年(1997)5月27日

(51) Int.Cl. ⁸	識別記号	序内整理番号	F I	技術表示箇所
G 0 2 F	1/136	5 0 0	G 0 2 F	1/136 5 0 0
	1/133	5 5 0		1/133 5 5 0
G 0 9 G	3/36		G 0 9 G	3/36

審査請求 未請求 請求項の数11 O L (全 13 頁)

(21) 出願番号 特願平7-293966

(22) 出願日 平成7年(1995)11月13日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 松浦 学

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72) 発明者 安川 貞彦

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72) 発明者 米田 裕

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

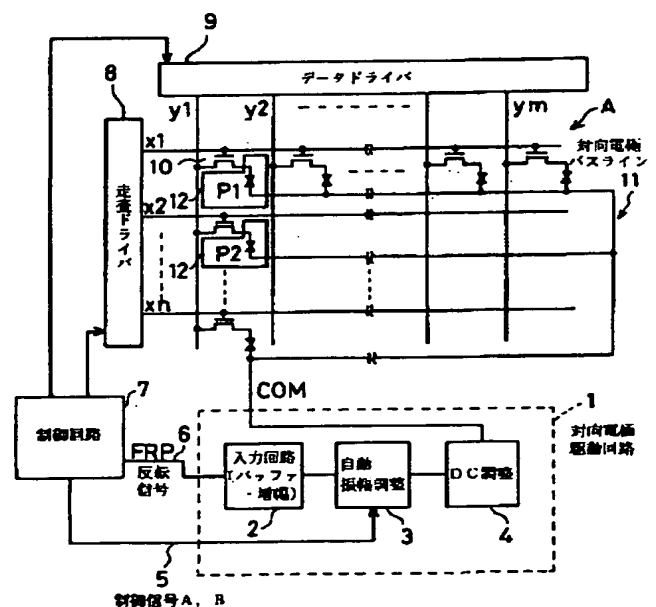
(74) 代理人 弁理士 岡田 和秀

(54) 【発明の名称】 アクティブマトリクス型液晶画像表示装置

(57) 【要約】

【課題】 データドライバの面積の減少とコストの低下、コントラスト画質品位の向上、開口率の向上、液晶がベンド配向から初期のスプレー配向に戻らないようにする。

【解決手段】 データ信号配線 $y_1 \sim y_m$ と走査信号配線 $x_1 \sim x_n$ とがマトリクス状に配置される。これら配線の交点においてデータ信号配線に画素トランジスタ 10 のソース電極、走査信号配線にトランジスタ 10 のゲート電極がそれぞれ接続される。トランジスタ 10 のドレイン電極に画素 12 の画素電極が接続され、該画素 12 が画素電極と対向電極との間に液晶部を含む。対向電極には対向電極駆動回路 1 からコモン信号が共通に供給され、その駆動回路 1 は、画像に影響が無い期間で対向電極に与えるコモン信号をその電圧を少なくとも 2 値以上可変させて供給し、その期間中に各走査信号を一斉にアクティブにする。



ンジスタ10のゲート電極のそれぞれは対応する走査信号配線 $x_1 \sim x_n$ に個別に接続されている。各トランジスタ10のソース電極のそれぞれは対応するデータ信号配線 $y_1 \sim y_m$ に個別に接続されている。

【0004】各トランジスタ10のドレイン電極のそれぞれは対応する画素12内の画素電極に個別に接続されている。それぞれの画素12は画素電極と透明電極である対向電極とこれら両電極間に挟持された液晶部とで構成されている。各画素12それぞれの対向電極は対向電極駆動回路13(単に駆動回路という)から対向バスライン11を介して共通に供給されるコモン信号COMによって駆動される。各画素12内それぞれの画素電極と対向電極とで挟持されている液晶部には表示用としての液晶材料がそれぞれ封入されている。これら各画素12のうち、P1、P2は後の説明のために別の符号が代表的に付されており、これら画素P1、P2はデータ信号配線 y_1 が走査信号配線 x_1 、 x_2 とそれぞれ交差する位置に配置されている。

【0005】駆動回路13には、図12で示すように、制御回路7から1水平周期(1H)ごとに反転する反転信号FRPが与えられる。反転信号FRPは駆動回路13内でAC調整とDC調整を受けたうえでコモン信号COMとして出力される。このコモン信号COMは、直流DCを中心に1水平期間毎に直流DCレベルよりAC分低い電位と、AC分高い電位とに反転するパルス交流である。

【0006】図13は画素12に表示用ビデオ信号が書き込まれるタイミングを走査信号とともに示した図である。図13aはデータドライバ9からデータ信号配線 y_1 上に供給されるビデオ信号の波形を示し、図13bは駆動回路13からバスライン11を介して画素12内の対向電極に供給されるコモン信号COMの波形を示している。このビデオ信号とコモン信号COMとは互いに1Hごとに逆極性の関係に反転する。図13c~fはそれぞれ走査ドライバ8から走査信号配線 x_1 、 x_2 、 x_3 、 \dots 、 x_n 上にそれぞれ供給される走査信号 x_1 、 x_2 、 x_3 、 \dots 、 x_n の反転を示している。図13gは図11中の画素12のうちのP1内のトランジスタ10のソースドレイン電極間の電圧差を斜線により示している。

【0007】図13gを簡単に説明する。最初の1H中においては、画素P1対応のトランジスタ10のソース電極にはデータ信号配線 y_1 から表示用データ信号としてビデオ信号が供給されている。この1H中における前半期間TH1に走査信号配線 x_1 を介してトランジスタ10のゲート電極に図13cのハイレベルつまりアクティブな走査信号 x_1 が供給される。これによって、画素P1対応のトランジスタ10がONするから、前半期間TH1ではこのトランジスタ10のドレイン電極に画素電極が接続されている画素P1内の液晶部内には液晶容

量として前記データ信号配線 y_1 からのビデオ信号が書き込まれる。

【0008】この1Hの後半期間TH2は、走査信号配線 x_1 に供給される走査信号 x_1 のレベルがローレベルつまりノンアクティブになるので、画素P1対応のトランジスタ10はOFFになり、トランジスタ10は高インピーダンスとなり画素電極の電位は前半期間T1のレベルが保持される。次の1Hにおける期間TH3以降もトランジスタ10はOFFである。この場合、画素P1の対向電極に印加されるコモン信号COMの電位は1Hごとに変動するので、それに合わせて画素P1の画素電極の電位はコモン信号COMの電位と同じ振幅電位で変動する。これを示した図が図13gの点線で示される下半分の波形である。この下半分の点線の波形はトランジスタ10においてはドレイン電位の波形にも相当する。

【0009】図13gの実線で示される上半分の波形はデータ信号配線 y_1 上のビデオ信号つまりトランジスタ10のソース電極の電位であるから、トランジスタ10のソースドレイン電極間の電位差は、点線の波形と実線の波形の電位差つまりビデオ信号とコモン信号COMとの合計振幅になり、これは図13gで斜線で図示されている。

【0010】このように、走査信号 x_1 は1H期間中のある期間この例では前半期間TH1でハイレベルでアクティブの状態になりトランジスタ10がONするが、それ以降の1垂直期間中はローレベルでノンアクティブ状態となっているから、トランジスタ10のOFF期間におけるソース電極とドレイン電極との間の前述の最大印加電圧時間は、ON期間と比べて相当長い間の期間にわたって印加されていることになる。

【0011】以上は、一般的なアクティブマトリクス型液晶画像表示装置の動作の概略であるが、同タイプの画像表示装置としては他に、フィールド順次カラー方式液晶画像表示装置が存する。次にこのフィールド順次カラー方式を使用した液晶画像表示装置について説明する。

【0012】液晶画像表示装置における大型画面には投射型があり、この投射型は、液晶表示体に光をあててスクリーンに投影することで比較的容易に大型の画面を得ることが可能である。カラー化の方法として、同時加法混色と称されて投射光を赤、緑、青に分け、それぞれ1枚ずつの液晶表示装置を用いる方法と、併置加法混色と称されて液晶表示装置を1枚用いて直視型と同様にその1枚中に赤、緑、青の画素を設ける方法とがある。

【0013】しかし前者は、高解像度が得られる反面高価であり、後者は安価であるものの解像度が得られない欠点がある。この問題点の解決法として、1画素で赤、緑、青を時分割で表示させるフィールド順次カラー方式が挙げられる。このフィールド順次カラー方式では、1枚の液晶表示装置で同時加法混色と同様な高精細が得ら

加後に、該信号電圧よりもその絶対値が小さい第2予備電圧を印加する構成である。

【0026】好ましくは、前記液晶部における液晶が、ベンド配向とスプレー配向とをもつ液晶であって、表示を行うべく所定の初期の一定期間中に前記画素電極と対向電極との間の液晶部に初期電圧を印加して前記液晶部内の液晶の分子をスプレー配向からベンド配向にし、その後、所定の時間幅をもつ休止期間の間、前記印加電圧を前記初期電圧より低い電圧にする動作を少なくとも1回以上繰り返す。

【0027】さらに好ましくは前記休止期間が1m秒以上3秒以内である。

【0028】好ましくは前記初期電圧の印加を前記対向電極駆動回路によって行う。

【0029】さらに好ましくは前記休止期間の動作を、前記対向電極に印加する電圧を変えることによって行う。

【0030】さらに好ましくは前記休止期間の動作を、前記画素電極に印加する電圧を変えることによって行う。

【0031】本発明のアクティブマトリクス型液晶画像表示装置は、前記データ信号配線への表示用データ信号の供給の初期、最大でも1/2水平期間以内の期間、前記対向電極の電位を正規とし、その後、対向電極の電位をデータ信号配線のデータ信号の極性における液晶に電圧を印加しない方向の電位レベルに近付ける構成によって前述した課題を解決している。

【0032】好ましくは前記対向電極駆動回路が、前記コモン信号の振幅を少なくとも2つ以上の振幅に調整可能な振幅調整回路を含む。

【0033】

【発明の実施の形態】以下、本発明の実施の形態に係る液晶画像表示装置について図1を参照して詳細に説明する。まず、液晶の駆動法には、表示すべき信号電圧より高い電圧を第1の予備電圧として印加した後に該信号電圧より低い電圧を第2の予備電圧として印加することによりその後の表示時の液晶の応答速度を向上させる駆動法があるが、本発明の実施の形態1においては、この駆動法に基づいて説明することにする。

【0034】図1において、従来の液晶画像表示装置と同一に係る部分については同一の符号を付し、その同一の符号に係る部分については従来と同様であるからその詳しい説明は省略する。1は対向電極駆動回路であり、この対向電極駆動回路1は、入力回路2、自動振幅調整回路3、および直流調整回路4で基本的に構成されている。入力回路2には制御回路7から反転信号FRPがバスライン6を介して供給される。自動振幅調整回路3は入力回路2に接続されているとともに、制御回路7から制御信号A、Bが制御信号バスライン5を介して供給される。制御回路7からの制御信号A、Bの後述する入力

タイミングと自動振幅調整回路3とで自動的に設定される振幅レベルとにより、対向電極バスライン11に出力されるコモン信号COMの電位つまり画素12を構成する対向電極の電位を任意に設定できるようにしている。直流調整回路4は自動振幅調整回路3に接続され対向電極バスライン11にコモン信号COMを供給する。

【0035】図1に示されている対向電極駆動回路1の詳細を図2および図3を参照して説明する。図3aは制御回路7から自動振幅調整回路3内の入力回路2へ与えられる反転信号FRPの波形を示している。この反転信号FRPは1垂直周期(1フィールド)ごとに振幅が「1」「0」に反転する信号である。入力回路2に入力された反転信号FRPは該入力回路2内で入力抵抗Rsと帰還抵抗Rfとで定まる定数で増幅されてから、自動振幅調整回路3に与えられる。

【0036】ここで、自動振幅調整回路3は3つの振幅調整回路31、32、33で構成されている。制御回路7からの制御信号バスライン5は制御信号Aのバスライン5Aと制御信号Bのバスライン5Bとの2つのバスラインからなっている。それぞれのバスライン5A、5Bはそれぞれアナログスイッチ20内の端子SW1、SW2に接続されている一方、振幅調整回路31、32および33はそれぞれアナログスイッチ20の入力端子IN1、IN2およびIN3に個別に対応して接続されている。

【0037】各振幅調整回路31、32、33はそれぞれ入力回路2の出力部とグランドとの間に互いに直列に接続された2つの抵抗R1、R2；R3、R4；R5、R6を有し、各抵抗の共通接続部がそれぞれアナログスイッチ20の入力端子IN1、IN2、IN3に接続されている。この接続構成によりこれら直列に接続された2つの抵抗の抵抗値の定数を適宜に選定することにより入力回路2から出力される反転信号FRPの振幅レベルを個別に決めることができる。ここでは振幅調整回路31の振幅レベルをVHに、振幅調整回路32の振幅レベルを0、振幅調整回路33の振幅レベルを1/2・VHとする。アナログスイッチ20の真理値表は次に掲げる表1のとおりである。

【0038】

【表1】

A	B	OUT
0	0	IN1
0	1	IN2
1	0	X
1	1	IN3

【0039】この表1について説明すると、A、Bは制御信号であり、A=0、B=0のときは振幅調整回路3

ドライバ8の駆動を第1予備電圧 V_{p1} の印加とは関係なく耐圧電圧以下で行うことができる。期間①②は表示に影響がない期間であり、図4cに示す走査信号 $x_1 \sim x_n$ のようにその期間の間は一斉に画素トランジスタ10をONさせることにより全ての走査バスライン $x_1 \sim x_n$ それぞれの画素12を構成する液晶の対向電極側に第1予備電圧 V_{p1} と第2予備電圧 V_{p2} とを印加することができる。

【0048】以上により、データドライバ9と走査ドライバ8それぞれの耐圧を越えることなく、画素12内の液晶に高電圧を印加させることができるので、液晶を高速応答させての駆動ができるとともにデータドライバ9および走査ドライバ8を低電圧で駆動できる。また、これより画素トランジスタ10のサイズの縮小化と高速動作化も可能になり、回路の簡潔化を図ることができる。このトランジスタサイズの縮小化は開口率の向上のみならず大型高精細液晶パネルとか超高精細液晶パの設計を容易化するという意味でその波及効果は高い。3端子型アクティブ素子としてのこの画素トランジスタは薄膜トランジスタ(TFT)でもバルクトランジスタ(MOSFET)でも構わない。

【0049】また図4は、期間①②③における走査信号 $x_1 \sim x_n$ それぞれのタイミングを限定しているものではなく、当然、図で示している期間より短い時間で走査信号 $x_1 \sim x_n$ までの期間を終了させても構わないし、次に示すフィールド順次カラー方式においても適用できることは言うまでもない。

【0050】図5を使ってフィールド順次カラー方式で上記の駆動を行う方法を説明する。1フィールドを1/3フィールドずつの3つに分割しそれぞれ赤(R)、緑(G)および青(B)の色に割り当てる。それぞれの第1予備電圧期間①と第2予備電圧期間②とは図5aに示すコモン信号COMの波形のように表示に影響を与えない期間を選び、その期間①②の間、走査信号全ラインは図5cに示す走査信号 $x_1 \sim x_n$ によって一斉にONさせるようにする。また、表示期間③における走査信号 x_1 から x_n までの走査は期間①②の残り全期間を使用してもよいし、短い期間でも構わない。ここでは、図5bで示すビデオ信号と図5cで示す走査信号 $x_1 \sim x_n$ のように表示に影響がない程度の短い期間に終了させるようにしている。このようにすれば表示は画面ごとの切り替わり(面走査とも言う)が可能になりフリッカーなどを抑えられ最適な表示が実現できる。以上のようにフィールド順次カラー方式および面走査のように高速駆動が必要な駆動では、液晶の応答速度とドライバの高速化とが求められるのでデータドライバ9と走査ドライバ8の低電圧駆動を可能にする本駆動は特に有効である。

【0051】次にコモン信号COM電圧の生成方法について、その他の例を説明する。その構成は図2の自動振幅調整回路3に限定されるものではなく、他の構成とし

て図6に示されるものでもよい。図6中の14はPchのMOS電界効果型のトランジスタとNchのMOS電界効果型のトランジスタとで構成されるCMOS回路であり、それらトランジスタの共通ゲート電極には反転信号FRPが制御回路から共通に供給される。15は制御回路からの制御信号Aの入力にตอบสนองして、電源生成装置17から供給される、CMOS回路14に対してのハイレベル電源のレベルとして2つのレベルつまり V_H と $1/2 \cdot V_H$ とのいずれか一方を選択するためのスイッチ、15'は制御回路からの制御信号Aの入力にตอบสนองして、電源生成装置17から供給される、CMOS回路14に対してのローレベル電源のレベルとして2つのレベルつまり V_H と $1/2 \cdot V_H$ とのいずれかを選択するためのスイッチであり、16は制御信号Bの入力にตอบสนองして、電源生成装置17からCMOS回路14に供給される前記ハイレベル電源とローレベル電源との中間電位か、またはCMOS回路14の出力のいずれかを選択するためのスイッチである。

【0052】ここでは、電源電位の生成を電源生成装置17の1つにより構成される例を示すが、電位を別々に生成する装置が別個に構成されていても構わない。制御信号A、Bは前述したように「0」と「1」との2値レベルであり、その制御信号A、Bにより、スイッチ15、15'が開閉し、CMOS回路14からは図3に示すタイミングと同様なコモン信号COM波形の出力が得られる。

【0053】対向電極を駆動させることにより行う駆動方法には特開平1-21479号公報に記述されている。すなわち、この公報には、水平期間を複数期間に分割し、最後の分割期間において対向電極を正規の電圧とし、この期間において画素に印加される電圧が他の分圧期間における電圧よりも大きくする技術が開示されている。この技術は、画素トランジスタのソース電極とドレイン電極との間の最大印加時間を減少させリーク電流を低減させようとする技術であって、本発明の実施の形態のものとは目的が異なるものである。また、水平期間の最後の期間を使って印加電圧が最大となるものであるから、本発明とはその点でも趣旨が異なっている。また、本発明の実施の形態においては画素トランジスタを3端子型アクティブ素子として用いており、このアクティブ素子の一端子側電極をこのトランジスタのソース電極とし、他端子側電極をこのトランジスタのドレイン電極とし、その駆動側電極をゲート電極としている。

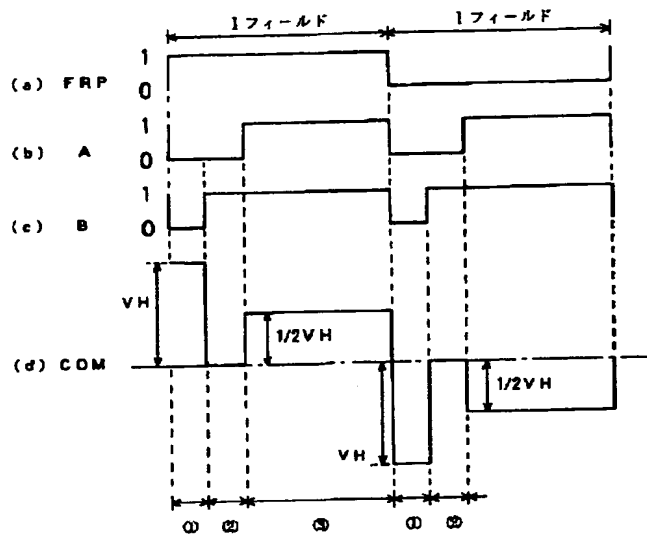
【0054】次に、本発明の実施の形態2について図7、図8および図9を参照して説明する。この実施の形態2においては、画素の液晶にスプレー(広がり)配向、ベンド(湾曲)配向をもつ液晶を使用した液晶画像表示装置であって、その配向状態を転移させる場合の例である。液晶分子は長軸に平行な方向と垂直な方向とでは光学的、誘電的、磁氣的に異方性を有しており、電気

【図１】本発明の実施の形態に係るアクティブマトリクス型液晶画像表示装置の構成を示す図である。

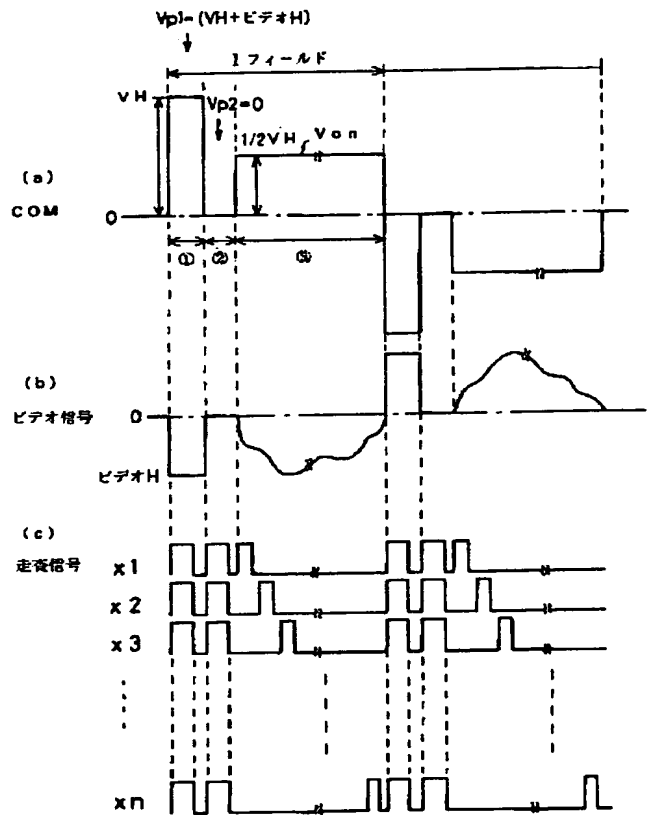
x1~xn 走査信号配線

Figure 1 is a block diagram of a signal processing circuit. The circuit includes a differential input stage (1) with inputs A and B, a feedback network (2) with resistors R1, R2, R3, R4, R5, and R6, a control signal input (3) with resistors R1, R3, and R5, and a DC biasing network (4) with a DC source and a variable resistor. The output (OUT) is connected to a buffer amplifier.

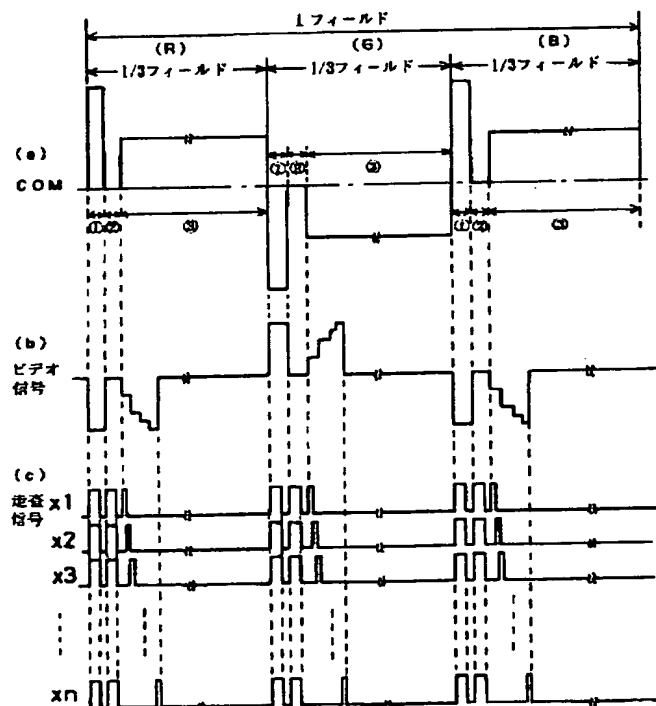
【図3】



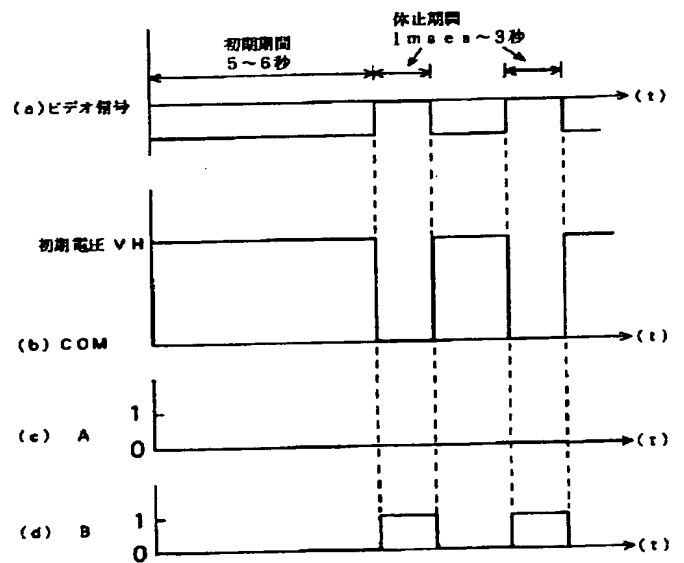
【図4】



【図5】



【図9】



【図11】

